

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11017712 A**

(43) Date of publication of application: **22 . 01 . 99**

(51) Int. Cl

H04L 12/40
H04L 29/08
// G05B 19/418

(21) Application number: **09168610**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(22) Date of filing: **25 . 06 . 97**

(72) Inventor: **MITO JUNICHI**

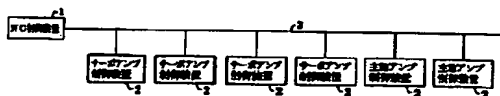
(54) COMMUNICATION CONTROL EQUIPMENT

(57) Abstract:

PROBLEM TO BE SOLVED: To provide communication control equipment with which idle time executing no transmission from each slave station to a master station can be shortened in order to provide maximum transmission efficiency within the limited band width of a network connecting the master station and the plural slave stations.

SOLUTION: Concerning a system with which a batch transmission frame is transmitted from the master station to the plural slave stations and individual response frames are transmitted from the respective slave stations to the master station, the batch transmission frame is transmitted from the master station while previously containing the transmission order designation of slave stations. When each slave station is to respond to the master station, based on the transmission order designation sent from the master station, the response frame of a slave station preceding to the present station is successively and continuously transmitted to the master station each time its transmission is completed.

COPYRIGHT: (C)1999,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-17712

(43)公開日 平成11年(1999) 1月22日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 L 12/40

H 0 4 L 11/00

3 2 0

29/08

13/00

3 0 7 Z

// G 0 5 B 19/418

G 0 5 B 19/417

Q

審査請求 未請求 請求項の数7 O L (全 10 頁)

(21)出願番号 特願平9-168610

(71)出願人 000006013

三菱電機株式会社

(22)出願日 平成9年(1997) 6月25日

東京都千代田区丸の内二丁目2番3号

(72)発明者 三戸 純一

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

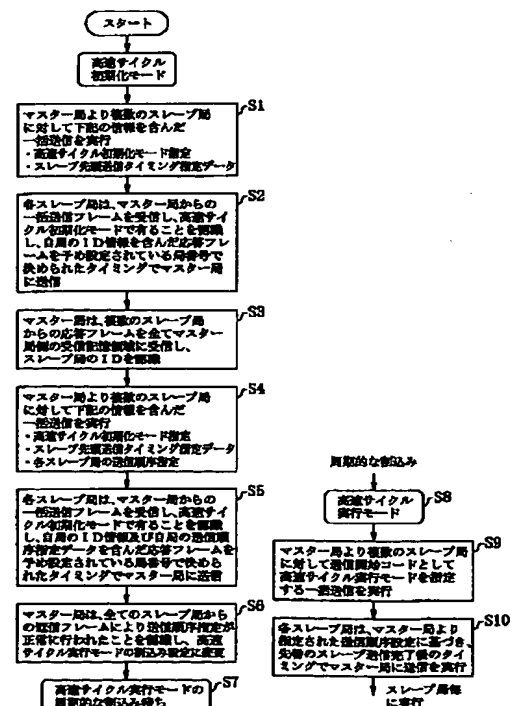
(74)代理人 弁理士 宮田 金雄 (外2名)

(54)【発明の名称】 通信制御装置

(57)【要約】

【課題】 マスター局と複数のスレーブ局間を接続するネットワークの限られた帯域幅の中で最大の伝送効率を得るため、個々のスレーブ局がマスター局に対して送信を実施していないアイドル時間を短縮できる通信制御装置を得る。

【解決手段】 マスター局から複数のスレーブ局に対して一括送信フレームを送信し、個々のスレーブ局から個別の応答フレームをマスター局へ送信するものにおいて、予めマスター局からスレーブ局の送信順序指定を含んだ一括送信フレームを送信する。個々のスレーブ局はマスター局に応答する時、マスター局より送信された送信順序指定に基づき、自局より前のスレーブ局の応答フレームの送信完了毎に次々に連続してマスター局へ送信する。



【特許請求の範囲】

【請求項 1】 マスター局から複数のスレーブ局に対して一括送信フレームを送信し、個々のスレーブ局から個別の応答フレームをマスター局へ送信する通信制御装置において、予めマスター局からスレーブ局の送信順序指定を含んだ一括送信フレームを送信し、個々のスレーブ局はマスター局に응答する時、マスター局より送信された送信順序指定に基づき、自局より前のスレーブ局の応答フレームの送信完了毎に次々に連続してマスター局へ送信することを特徴とする通信制御装置。

【請求項 2】 マスター局とタイミング位相を合わせたスレーブ局内の基準カウンタ及び予め定められたスレーブ局の局番号とにより特定のタイミングでスレーブ局からマスター局への送信を切り替えられるようにしたことを特徴とする請求項 1 記載の通信制御装置。

【請求項 3】 マスター局は、どのようなスレーブ局がネットワークを介して接続されているかを初期化通信を行い予め認識することを特徴とする請求項 2 記載の通信制御装置。

【請求項 4】 スレーブ局からマスター局に対して送信を行う場合に、マスター局はスレーブ局が送信した送信フレームよりどのスレーブ局にディジーチェーン接続の最終端を示すターミネータが接続されているかを認識し、マスター局から最も離れた最終端に接続されたスレーブ局より送信を開始するように送信順序指定を行うことを特徴とする請求項 1 記載の通信制御装置。

【請求項 5】 複数のスレーブ局からマスター局への送信時間が短縮されたことを利用して、マスター局はマスター局と複数のスレーブ局間の一連の交信サイクルを短縮するためにマスター局内のデータ処理を行うマイコンへの割り込み信号発生間隔を短縮することを特徴とする請求項 1 記載の通信制御装置。

【請求項 6】 マスター局に対して最初に送信を行うスレーブ局の送信開始タイミングはマスター局から複数のスレーブ局に対する一括送信フレームに同期されたタイミング同期用カウンタに基づき、決められたオフセット時間で送信開始されることを特徴とする請求項 1 記載の通信制御装置。

【請求項 7】 マスター局に対して最初に送信を行うスレーブ局の送信開始タイミングはマスター局から複数のスレーブ局に対する一括送信フレームに同期されたタイミング同期用カウンタに基づき、予めマスター局からスレーブ局の送信順序指定を含んだ送信フレームに含まれるデータで指定されたオフセット時間で送信開始されることを特徴とする請求項 1 記載の通信制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、サーボモータ制御、主軸モータ制御を行うサーボアンプ制御装置、主軸アンプ制御装置からなる複数のスレーブ局と、数値制御

装置からなるマスター局との間を通信ネットワークにより接続し、両者間でデータ伝送を行う通信制御装置に関するものである。

【0002】

【従来の技術】 従来の通信制御装置ではマスター局が 1 個に対しスレーブ局が複数あり、複数のスレーブ局とマスター局の同期を取るためにマスター局から複数のスレーブ局全部に一括送信フレームを送信して、それを受けたスレーブ局が同期を取るという方法を採用していた。すなわち、マスター局から送信した一括送信フレームの通信開始コードにより、各サーボアンプ、主軸アンプの制御タイミングを同期させ、スレーブ局は同期された基準タイマに基づき、各スレーブ局の ID 番号毎に異なるタイミングでマスター局に対して送信を開始していた。このような従来の通信制御装置としては、例えば特開平 4-293338 号公報に記載のものがある。

【0003】

【発明が解決しようとする課題】 上記のような従来の通信制御装置では、きめ細かいタイミング制御をすることができず、マスター局がスレーブ局全部からのフレームを受信するにはかなりの時間を要していた。きめ細かいタイミング制御ができない理由としては、マスター局から送られた一括送信フレームを検知すると、各スレーブ局は自局が持っているタイミング同期用カウンタをリセットし、そのカウンタがある規定値（各スレーブ局毎に異なる）に到達したら、マスター局に対して送信する際の送信起動信号を生成しており、より細かいタイミングで送信起動のタイミングを決めようとする、規定値とタイミング同期用カウンタの値を比較するための比較器が大きくなり、スレーブ局の回路規模が大きくなってしまいうという問題点があり、実用的でなかった。

【0004】 この発明は、上述のような課題を解決するためになされたもので、複数のスレーブ局からマスター局に対しての応答時間は短かければ短かい方が良いという判断に基づき、マスター局と複数のスレーブ局間を接続するネットワークの限られた帯域幅の中で最大の伝送効率を得るために、個々のスレーブ局がマスター局に対して送信を実施していないアイドル時間を短縮できる通信制御装置を得るものである。

【0005】

【課題を解決するための手段】 この発明に係る通信制御装置においては、マスター局から複数のスレーブ局に対して一括送信フレームを送信し、個々のスレーブ局から個別の応答フレームをマスター局へ送信するものにおいて、予めマスター局からスレーブ局の送信順序指定を含んだ一括送信フレームを送信し、個々のスレーブ局はマスター局に응答する時、マスター局より送信された送信順序指定に基づき、自局より前のスレーブ局の応答フレームの送信完了毎に次々に連続してマスター局へ送信するものである。

10

20

30

40

50

【0006】また、マスター局とタイミング位相を合わせたスレーブ局内の基準カウンタ及び予め定められたスレーブ局の局番号とにより特定のタイミングでスレーブ局からマスター局への送信を切り替えられるようにしたものである。

【0007】また、マスター局は、どのようなスレーブ局がネットワークを介して接続されているかをアイドル時間を短縮した通信モード実行の前に、従来と同様なアイドル時間を短縮しない通信を実行して予め認識するものである。

【0008】また、スレーブ局からマスター局に対して送信を行う場合に、マスター局はスレーブ局が送信した送信フレームよりどのスレーブ局にダイジチェーン接続の最終端を示すターミネータが接続されているかを認識し、マスター局から最も離れた最終端に接続されたスレーブ局より送信を開始するように送信順序指定を行うものである。

【0009】また、複数のスレーブ局からマスター局への送信時間が短縮されたことを利用して、マスター局はマスター局と複数のスレーブ局間の一連の交信サイクルを短縮するためにマスター局内のデータ処理を行うマイコンへの割り込み信号発生間隔を短縮するものである。

【0010】また、マスター局に対して最初に送信を行うスレーブ局の送信開始タイミングはマスター局から複数のスレーブ局に対する一括送信フレームに同期されたタイミング同期用カウンタに基づき、決められたオフセット時間で送信開始されるものである。

【0011】さらに、マスター局に対して最初に送信を行うスレーブ局の送信開始タイミングはマスター局から複数のスレーブ局に対する一括送信フレームに同期されたタイミング同期用カウンタに基づき、予めマスター局からスレーブ局の送信順序指定を含んだ送信フレームに含まれるデータで指定されたオフセット時間で送信開始されるものである。

【0012】

【発明の実施の形態】

実施の形態1. 図1はこの発明の実施の形態1である通信制御装置のシステム構成図、図2はその通信制御方式を示す説明図である。図1において、1は数値制御装置からなるマスター局、2は複数のサーボアンプ制御装置および複数の主軸アンプ制御装置からなる複数のスレーブ局、3はマスター局1と複数のスレーブ局2とを接続する通信ネットワークである。

【0013】図2は通信制御方式の説明として、マスター局からスレーブ局、スレーブ局からマスター局への実際の通信が行われるタイミングと、個々の通信フレームの構成内容とを示している。また、図2の(a)は初期化通信モード、(b)は高速サイクル実行モードを示している。図において、4はマスター局1から全てのスレーブ局2に送信される一括送信フレームで、先頭から順

に通信開始コード40、第1軸指令データ～第6軸指令データ41～46、タイミング位相データ47、エラーチェックデータ48、および通信終了コード49を含んでいる。5は初期化通信モード時に、個々のスレーブ局2からマスター局1に送信される個別応答フレームで、先頭から順に通信開始コード50、第1軸フィードバック51、タイミング位相データ52、エラーチェック53、および通信終了コード54を含んでおり、これ以外の他のスレーブ局2からの個別応答フレームの場合、先頭から2番目のフレームがそれぞれ第2軸フィードバック～第6軸フィードバックとなる。6は高速サイクル実行モード時に、個々のスレーブ局2からマスター局1に送信される個別応答フレームで、先頭から1次返信フレーム～6次返信フレーム61～66となる。7は各返信フレーム間の間隔を示す通信フレーム余裕時間であり、各スレーブ局2の遅延回路510により設定される。

【0014】上記の初期化通信モードでは、従来の通信制御方式と同じようなやり方で通信を開始し、各スレーブ局2からマスター局1への応答フレーム5に含まれるIDデータによりマスター局1はどのようなスレーブ局2が接続されているかの情報が得られる。次に、マスター局1は一括送信フレーム4で各スレーブ局2の送信順を指定するデータテーブルを含む送信フレームを送信し、それを受信した個々のスレーブ局2は自局の前に送信するスレーブ局2のID情報を含んだフレームを受信完了後に自局が送信開始するようにセットする。

【0015】上記の高速サイクル実行モードでは、各スレーブ局2からの通信を間断なく行うようにして複数のスレーブ局からマスター局に対して応答フレームを送信する時間を短縮する。この場合、最初にマスター局1に送信開始するスレーブ局2の送信開始タイミングは予め決められたタイミングであっても良いし、あるいは上記の送信順を指定するフレームに含まれるデータで指定される方法であっても良い。いずれにしても、マスター局1からの一括送信フレームでリセットされたタイミング同期用カウンタに基づいた規定のタイミングで送信を開始する。最初のスレーブ局2からマスター局1へ先頭の送信フレーム(1次返信フレーム)の送信が行われれば、その他のスレーブ局2は前局の送信完了により次々と送信を開始して全体として複数のスレーブ局2からマスター局1への通信応答時間は短縮されることになる。ここで、マスター局1は予め複数のスレーブ局2から応答フレーム6が全て送信されるのにかかる所要時間を予測できることから、マスター局1とスレーブ局2間の交信サイクルを早くするように設定することが可能である。

【0016】交信サイクルを早くする手段としては、マスター局1内のマイコンに対する割り込み信号の発生間隔を短かくして短時間にマスター局1内のマイコンでデータ処理を行うことである。しかし、実際には交信時間の要

10

20

30

40

50

因だけでなく、マスター局側のマイコンの処理能力により処理可能な範囲で割込信号の発生間隔を短くするようにマスター局側のマイコンは割込み周期設定を行う。

【0017】また、1つのネットワークに接続されるスレーブ局の最大局数はネットワークの帯域だけでなく、スレーブ局から送信されたデータを格納するためのマスター局側の受信バッファ容量により制限されるので、元々のシステムとしては最大局数が決まっている。従って、1つのネットワークにスレーブ局が接続される形態としては、IDの順番を変えたり、接続されるスレーブ局数が最大局数より少ない場合を想定すればよい。スレーブ局の最大局数が決まっていることにより、スレーブ局から送られた複数フレームを受信した受信バッファをスキャンするマスター局側のソフトウェア処理は容易になる。

【0018】図3はこの発明の実施の形態1によるマスター局1の送受信回路の構成図である。図において、301は受信信号の復調回路、302は受信用シフトレジスタ、303は制御軸フィードバックデータ記憶領域、304はスレーブ局2から送られたタイミング位相データを保持するためのタイミング位相データ保持レジスタ、305は受信フレームのエラーチェックコードを保持するためのエラーチェックコード保持レジスタ、306はマスター局1の基準タイミングとなるマスター基準タイミングカウンタ、307はタイミング位相データ保持レジスタ304とマスター基準タイミングカウンタ306のタイミング位相を比較するためのタイミング位相データ比較器、308は受信ステータスレジスタ、309はマスター基準タイミングカウンタ306から送られたタイミング位相によりマスター局内のマイコンに対する割り込み信号の発生タイミングを設定するマスター局割り込み信号発生タイミング設定レジスタ、310はスレーブ局へタイミング位相データを送信する際に使用されるタイミング位相データ保持レジスタ、311はマスター局から全スレーブ局へ送信されるスレーブ送信順序指定レジスタ、312はマスター局からスレーブ局へ送信される各種通信開始コードを設定するための通信開始コード設定レジスタ、313はスレーブ局への送信タイミングを設定するための送信タイミング制御レジスタ、314はスレーブ局への制御軸指令データを送信する際に使用される制御軸指令データ記憶領域、315はこの制御軸指令データ記憶領域314のデータの選択切り替えを行う制御軸指令データセクタ、316は送信する際のエラーチェックコードを生成するためのエラーチェックコード生成回路、317はタイミング位相データ保持レジスタ310、スレーブ送信順序指定レジスタ311、通信開始コード設定レジスタ312、制御軸指令データセクタ315、およびエラーチェックコード生成回路316等の送信データを切り替えるための送信データ切替器、318は送信用シフトレジスタ、319は送

信用シフトレジスタ318からの送信信号を変調するための送信信号変調回路である。

【0019】図4はこの発明の実施の形態1によるマスター局と複数のスレーブ局との送受信回路の概略構成図である。図において、401はスレーブ局2に含まれるスレーブ通信制御回路、402はスレーブ局2の送信ドライバ、403はスレーブ局2の受信レシーバ、404はマスター局と複数のスレーブ局2を接続するデジタイズチェーン接続ネットワーク、405はデジタイズチェーン接続ネットワーク404の終端回路としてのターミネータである。各スレーブ局2は、同一のデジタイズチェーン接続ネットワークに接続されている為、マスター局からの受信を受けるとともに、他のスレーブ局からも受信を受けることができる。初期化通信モードの利用により、各スレーブ局は自局が何番目に送信すべきかの指示をマスター局よりの送信順序指定データにより指定される。デジタイズチェーン接続の最終スレーブ局は、ターミネータ405の検知信号を利用して、自局が最終局であることを認識してマスター局へターミネータ接続有を示す送信を行い、マスター局は送信順序指定データで最初にマスター局に対して送信開始するように指定する。ここで、各スレーブ局は初期化通信モードにより自局が送信すべき順番及び自局のすぐ前に送信するスレーブ局を知ることができ、この自局のすぐ前に送信するスレーブ局を下位スレーブとして以降の説明を行う。

【0020】図5はこの発明の実施の形態1によるスレーブ局の送受信回路の構成図である。図において、501はマスター局または他のスレーブ局からの送信信号の復調を行う受信復調回路、502はこの受信復調回路501からの信号を受信するための受信用シフトレジスタ、503はマスター局からの通信開始を検知するためのマスター通信開始コード検知回路、504はマスター局からの通信終了を検知するためのマスター通信終了コード検知回路、505は下位スレーブの通信開始を検知するための下位スレーブ通信開始検知回路、506は下位スレーブの通信終了を検知するための下位スレーブ通信終了検知回路、507はマスター局からの通信データを受信する受信回路、508はこの受信回路507で受信したデータを格納するための受信バッファ、509はマスター局からの送信順序指定データを受けて自局の送信順序を設定する送信順序設定回路、510は下位スレーブ通信終了検知回路506からの送信起動信号を受けて自局が送信開始するまでの遅延信号を発生する遅延回路である。この遅延回路510により、図2の(b)に示す通信フレーム余裕時間7が設定されるものである。511は遅延回路510からの信号を受けて送信を行う送信回路、512はこの送信回路511からの送信信号の変調を行う送信変調回路である。ここで、下位スレーブ局とはマスター局への送信順序が1局前のスレーブ局を示し、1局前のスレーブ局の通信終了を認識して自局

が送信開始するための手段が、下位スレーブ通信開始検知回路505と下位スレーブ通信終了検知回路506である。

【0021】図6はマスター局から複数のスレーブ局の送信順序を指定するための送信順序指定データを示す構成図であり、このデータはマスター局からの高速サイクル初期化モードの際に、マスター局から全スレーブ局へ送信される。

【0022】図7はこの発明による通信制御装置の高速サイクル初期化モードおよび高速サイクル実行モードを示す動作フローチャートである。ステップS1でマスター局より複数のスレーブ局に対して、高速サイクル初期化モード指定とスレーブ先頭送信タイミング指定データを含んだ情報が一括送信フレームとして送信される。この一括送信フレームによりスレーブ局のタイミング位同期が取られる。このステップではまだスレーブ局のID認識が完了していないので、送信順序指定は未完了である。ステップS2で各スレーブ局は、マスター局からの一括送信フレームを受信し、高速サイクル初期化モードであることを認識し、自局のID情報を含んだ応答フレームを予め設定されている局番号で決められたタイミングでマスター局に送信する。ステップS3でマスター局は、複数のスレーブ局からの応答フレームを全てマスター局側の受信記憶領域に受信し、スレーブ局のIDを認識する。ステップS4ではマスター局より複数のスレーブ局に対して、高速サイクル初期化モード指定、スレーブ先頭送信タイミング指定データ、および各スレーブ局の送信順序指定を含んだ情報が一括送信フレームとして送信される。このステップで正式な送信順序指定データを送信する。ステップS5で各スレーブ局は、マスター局からの一括送信フレームを受信し、高速サイクル初期化モードであることを認識し、自局のID情報および自局の送信順序指定データを含んだ応答フレームを予め設定されている局番号で決められたタイミングでマスター局に送信する。ステップS6でマスター局は、全てのスレーブ局からの返信フレームにより送信順序指定が正常に行われたことを認識し、高速サイクル実行モードの割り込み設定に変更する。ステップS7で高速サイクル実行モードの周期的な割り込み待ち状態となる。ステップS8で高速サイクル実行モードの周期的な割り込みを受けると、ステップS9ではマスター局より複数のスレーブ局に対して、通信開始コードとして高速サイクル実行モードを指定する一括送信フレームが送信される。ステップS10では各スレーブ局は、マスター局より指定された送信順序指定に基づき、先番の(下位)スレーブ局が送信を開始すると、その送信完了後のタイミングで次々とスレーブ局が送信順序に従って送信を行い、全体として複数のスレーブ局の送信が短時間で終了する。

【0023】図8はこの発明の通信制御装置の通信初期化サイクルおよび通常通信サイクルにおける送信フレー

ムと返信フレームの構成を示す説明図である。図において、上段はマスター局から複数のスレーブ局への送信フレームの構成を示し、下段は各スレーブ局からマスター局への返信フレームの構成を示す。図において、通信初期化サイクルの最初の送信フレーム81は、ステップS1の状態に相当するもので、送信開始コード、高速サイクル初期化、スレーブ先頭送信タイミング指定データ、送信終了コードを含み、マスター局から複数のスレーブ局へ送信される。この時、スレーブ局番号指定と送信順序指定はブランク状態である。上記スレーブ先頭送信タイミング指定データにより、マスター局に対して最初に送信開始するスレーブ局は送信開始タイミングを決定する。すなわち、マスター局からの一括送信フレームに同期されたカウンタに基づき、ここで指定されたオフセットデータ分だけ送信タイミングを遅延させる。次に、各スレーブ局からマスター局に返信される返信フレーム82は、ステップS2の状態に相当するもので、送信開始コード、高速サイクル確認、スレーブ局のID番号とステータス、自局の送信番号返信(未確定)、送信終了コードを含む。上記スレーブ局のステータスは、マスター局に対しデジチェーンのターミネータが接続されているスレーブ局を通知する。そして、マスター局は接続された全てのスレーブ局のID番号を確認し、全てのスレーブ局の送信順序指定を含んだデータに変更した送信フレーム83を送信する。この時、スレーブ局番号指定と送信順序指定が行われ、これがステップS4の状態に相当する。そして、各スレーブ局では、確定した自局の送信番号の返信を含んだ返信フレーム84を送信する。これがステップS5の状態に相当する。マスター局は全てのスレーブ局の送信順序が確定したことを確認する。これがステップS6、S7の状態に相当する。上記初期化モードから実行モードに移行すると、通常通信サイクルの最初の送信フレーム85は、ステップS9の状態に相当するもので、送信開始コード、高速サイクル実行、スレーブ先頭送信タイミング指定データ、スレーブ局番号指定、各スレーブ局に対する制御指令データ、送信終了コードを含み、一括送信フレームとしてマスター局から複数のスレーブ局へ送信される。次に、各スレーブ局からマスター局に返信される返信フレーム86は、スレーブ局フィードバックデータを含んだ返信フレームを送信する。

【0024】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0025】マスター局は各スレーブ局の送信順序指定を含んだ一括送信フレームを送信し、それを受信した個々のスレーブ局は自局より前のスレーブ局の応答フレームの送信完了毎に次々に連続してマスター局へ送信するので、送信を実施していないアイドル時間を短縮することができる。

【0026】また、全体として複数のスレーブ局からマスター局への通信応答時間を短縮することができる。

【0027】マスター局は予め複数のスレーブ局から応答フレームが全て送信されるのにかかる所要時間を予測できるので、マスター局と複数のスレーブ局間の交信サイクルを早くするように設定することが可能となる。

【0028】また、交信サイクルを早くするためにマスター局内のマイコンに対する割込み信号の発生間隔を短縮するようにしているので、短時間にマスター局内のマイコンによるデータ処理を行うことができる。

【0029】また、マスター局側のマイコンの処理能力により、処理可能な範囲で割込み信号の発生間隔を短縮するよう割込み周期設定を行うので、マイコンによるデータ処理能力を確実に発揮させることができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1を示す通信制御装置のシステム構成図である。

【図2】 通信制御方式を示す説明図である。

【図3】 マスター局の送受信回路を示す構成図である。

【図4】 マスター局と複数のスレーブ局との送受信回路を示す概略構成図である。

【図5】 各スレーブ局の送受信回路を示す構成図である。

【図6】 送信順序指定データを示す構成図である。

【図7】 高速サイクル初期化モードおよび高速サイクル実行モードを示す動作フローチャートである。

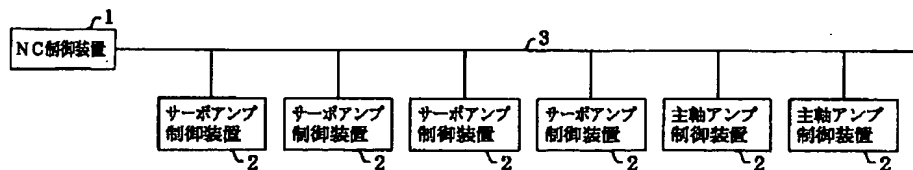
【図8】 通信初期化サイクルおよび通常通信サイクルにおける送信フレームと返信フレームの構成を示す説明図である。

* 【符号の説明】

- 1 マスター局（数値制御装置）、2 スレーブ局（サーボアンプ制御装置、主軸アンプ制御装置）、3 通信ネットワーク、4 一括送信フレーム、5、6 個別応答フレーム、81～85 送信フレーム、301 受信信号復調回路、302 受信用シフトレジスタ、303 制御軸フィードバックデータ記憶領域、304 タイミング位相データ保持レジスタ、305 エラーチェックコード保持レジスタ、306 マスター基準タイミングカウンタ、307 タイミング位相データ比較器、308 受信ステータスレジスタ、309 マスター局割り込み信号発生タイミング設定レジスタ、310 タイミング位相データ保持レジスタ、311 スレーブ送信順序指定レジスタ、312 通信開始コード設定レジスタ、313 送信タイミング制御レジスタ、314 制御軸指令データ記憶領域、315 制御軸指令データセレクタ、316 エラーチェックコード生成回路、317 送信データ切替器、318 送信用シフトレジスタ、319 送信信号変調回路、401 スレーブ通信制御回路、402 送信ドライバ、403 受信レシーバ、404 デイジーチェンジ接続ネットワーク、405 ターミネータ、501 受信信号復調回路、502 受信用シフトレジスタ、503 マスター通信開始コード検知回路、504 マスター通信終了コード検知回路、505 下位スレーブ通信開始検知回路、506 下位スレーブ通信終了検知回路、507 受信回路、508 受信バッファ、509 送信順序設定回路、510 遅延回路、511 送信回路、512 送信変調回路。

* 30

【図1】



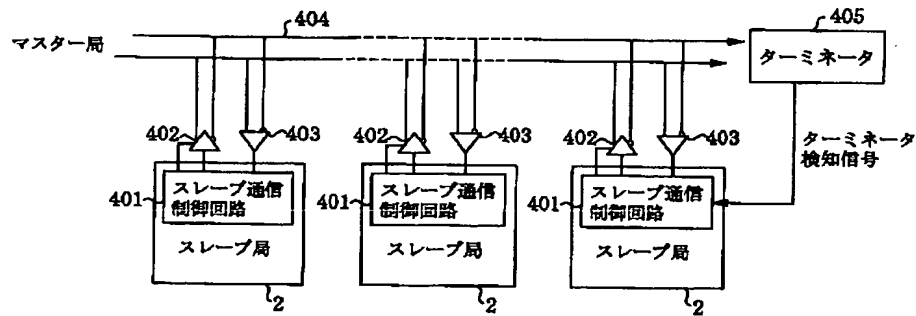
【図6】

スレーブ装置局番号	送信順序指定
01	03
02	04
03 **	01
05	05
04	02
06	06

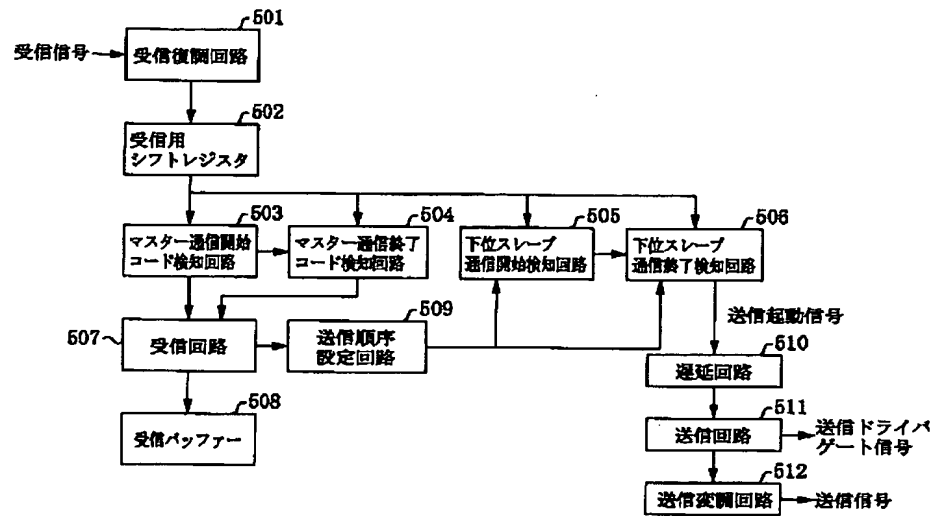
** : ターミネータが検出されたスレーブ局であり、送信順序を最初に設定

[illegible]

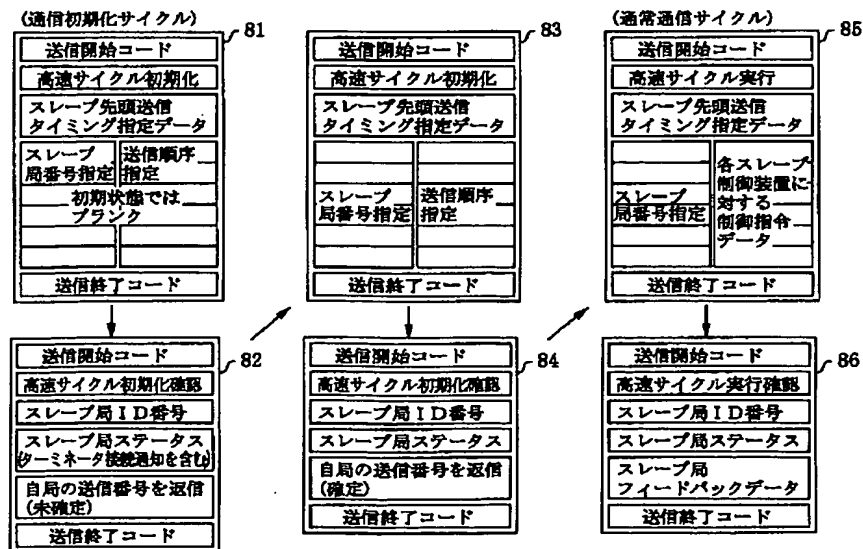
【図 4】



【図 5】



【図 8】



【図7】

